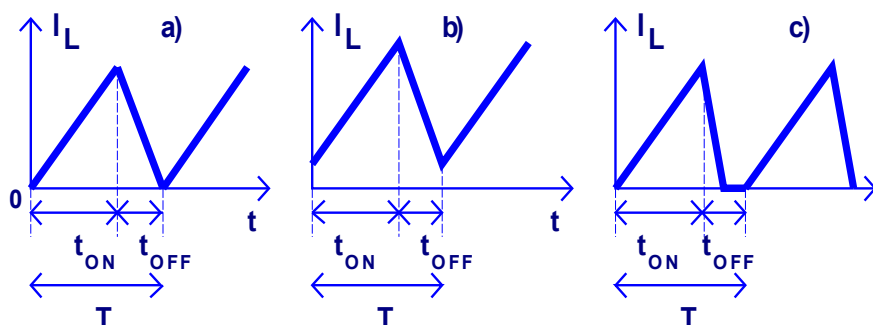


PRZETWORNICE IMPULSOWE – DŁAWIKOWE

1.Wprowadzenie

Przetwornice impulsowe zmieniają napięcie stałe określonej wartości na napięcie stałe o innej wartości (lub biegunowości) za pośrednictwem zmiany napięcia stałego na ciąg impulsów, z których następnie odzyskuje się składową stałą.

Cechą charakterystyczną przetwornic dławikowych jest wykorzystanie elementu indukcyjnego (cewki, dławika) do gromadzenia energii w polu elektromagnetycznym, która następnie jest przekazywana do obciążenia. Ten proces może przebiegać różnie w zależności od parametrów układu, obciążenia iysterowania – rys.1.1.



Rys. 1.1 Przebiegi prądu w dławiku: a) stan krytyczny, b) stan nadkrytyczny, c) stan podkrytyczny.

W stanie krytycznym energia pola elektromagnetycznego jest gromadzona w czasie t_{ON} (klucz włączony) i całkowicie przekazywana do obciążenia w czasie t_{OFF} (klucz wyłączony). Na końcu okresu impulsowania T prąd dławika, który miał wartość szczytową I_{Lpk} osiąga wartość zero.

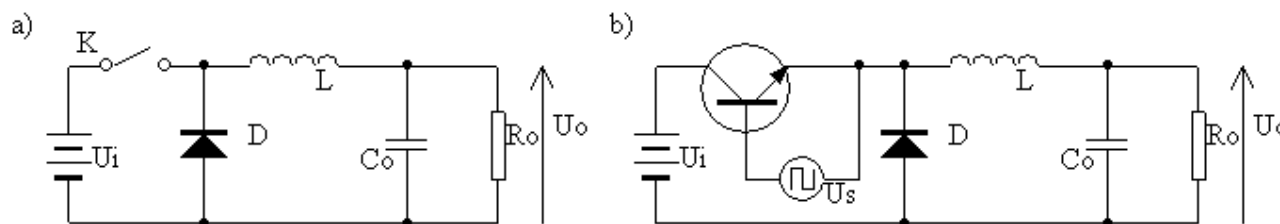
W stanie nadkrytycznym – rys.1.1b na końcu interwału czasowego t_{OFF} (klucz wyłączony) zgromadzona energia w czasie t_{ON} nie zostaje w pełni przekazana do obciążenia, a więc prąd dławika I_L nie osiąga na końcu interwału T wartości zero.

W odróżnieniu od wymienionych procesów w stanie podkrytycznym - rys.1.1c energia dławika jest szybciej przekazywana do obciążenia i wartość prądu dławika I_L osiąga wartość zero przed końcem okresu impulsowania T . Jest to tzw. praca nieciągła.

Rozróżnia się 3 podstawowe typy przetwornic dławikowych :

- układ obniżający napięcie (ang. step down),
- układ podwyższający napięcie (ang. step up),
- układ odwracający napięcie (ang. inverting converter).

1.1 Układ obniżający napięcie



Rys.1.2.Układ obniżający napięcie: a) schemat idealizowany b) rzeczywisty.

Elementy układu idealizowanego – rys.1.2a mają następujące właściwości: klucz w czasie t_{ON} – zwarcie ($R = 0$) a w czasie t_{OFF} - rozwarcie ($R = \infty$), dioda D jest bezinercyjnym prostownikiem – w stanie przewodzenia rezystancja diody $r_d = 0$ i spadek napięcia $U_D = U_F = 0$, natomiast w stanie zaporowym dioda nie przewodzi – $r_d = \infty$, dławik jest w idealnym elementem indukcyjnym, bezstratnym, liniowym, również kondensator C_o jest idealnym elementem pojemnościowym.

Wprowadzając takie uproszczenia otrzymano podane poniżej zależności obowiązujące w warunkach stanu krytycznego – rys.1.1a.

Zasada pracy

Jeżeli klucz K – rys.1.2a – jest zwarty to prąd dławika I_L narasta liniowo w czasie t_{ON} do wartości szczytowej I_{Lpk} (dioda w tym interwale czasowym jest w stanie zaporowym). W momencie przerywania prądu – klucz K rozarty, energia pola elektromagnetycznego dławika indukuje SEM o przeciwnym znaku, dioda D zaczyna przewodzić i zgromadzona energia przechodzi do obciążenia R_o . Kondensator C_o działa jako filtr dolnoprzepustowy, zmniejsza napięcie tętnień U_t .

Związek napięcia wyjściowego U_o z napięciem wejściowym (zasilającym) U_i

$$U_o = U_i \delta, \quad (1-1)$$

gdzie $\delta = \frac{t_{ON}}{T}$ - współczynnik wypełnienia impulsu, (1-2)

$T = t_{ON} + t_{OFF}$ - okres impulsowania. (1-3)

Ponieważ $\delta = \frac{t_{ON}}{t_{ON} + t_{OFF}} < 1$ to $U_o < U_i$, a więc jest to układ obniżający napięcie.

Wartość szczytową prądu dławika I_{Lpk} szacuje się następująco:

$$I_{Lpk} \approx 2 * I_o, \quad (1-4)$$

gdzie $I_o = \frac{U_o}{R_o}$ - prąd obciążenia.

Wartość indukcyjności L dławika przybliża się wzorem

$$L \approx \frac{U_i}{I_{Lpk}} * t_{ON}. \quad (1-5)$$

Projektując układ rzeczywisty (rys.1.2.b) należy wziąć pod uwagę, że na tranzystorze i diodzie w stanie przewodzenia są spadki napięć, odpowiednio: U_{CEsat} (około 0.5V – 1V) i $U_D = U_F \approx 0.4V$ (dioda Schottkyego) i ponadto występują straty mocy i opóźnienia podczas przełączania (proszę sobie przypomnieć modele wielkosygnałowe i zjawiska w półprzewodnikach podczas pracy impulsowej).

Zwykle przetwornica pracuje jako stabilizator napięcia w określonym przedziale napięć wejściowych $U_{i min} \leq U_i \leq U_{i max}$, a stabilizacja (i regulacja) realizowana jest za pośrednictwem zmiany czasu trwania magazynowania energii w dławiku $t_{ON min} \leq t_{ON} \leq t_{ON max}$. W związku z tym szacuje się wartość szczytową prądu dławika

$$I_{Lpk} \approx 2 * I_{o max}, \quad (1-6)$$

gdzie $I_{o max}$ – maksymalny prąd obciążenia

i minimalną wartość indukcyjności dławika L_{min}

$$L_{min} \approx \left(\frac{U_{i min} - U_{CEsat} - U_o}{I_{Lpk}} \right) t_{ONmax}, \quad (1-7)$$

gdzie

$$t_{ONmax} = \frac{U_o}{U_{i min}} * T. \quad (1-8)$$

Dławik rzeczywisty to uzwojenie (cewka) na rdzeniu ferromagnetycznym, a więc trzeba wziąć pod uwagę straty omowe w przewodzie (zjawisko naskórkowości), pojemności między zwojami (drugorzędne gdy jest mało zwojów), pętlę histerezy, straty w materiale ferromagnetycznym i zjawisko zmniejszania się indukcyjności dławika w skutek podmagnesowania prądem stałym (nasycanie rdzenia). Zaleca się stosowanie magnetowodu otwartego lub zamkniętego z dużą szczeliną powietrzną.

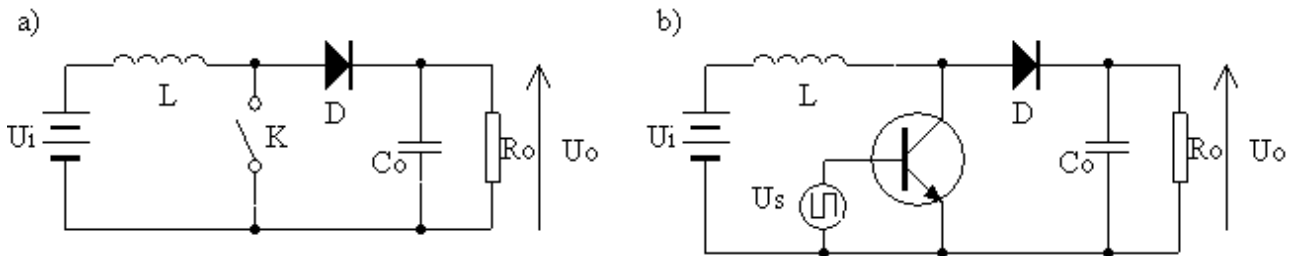
Wartość kondensatora filtrującego C_o szacuje się następująco

$$C_o \geq \frac{I_{Lpk} * T}{8 * U_{ipp}} \quad , \quad (1-9)$$

gdzie U_{ipp} – dopuszczalne napięcie tętnień – wartość międzyszczytowa (ang. peak to peak).

1.2 Układ podwyższający napięcie

Odpowiednie schematy przedstawiono na rys.1.3.



Rys.1.3. Układ podwyższający napięcie : a) schemat idealizowany, b) układ rzeczywisty.

Zasada pracy

Jeżeli klucz K – rys.1.3.a jest zwarty to prąd dławika I_L narasta liniowo i w końcu interwału czasowego t_{ON} osiąga wartość szczytową I_{Lpk} . W tym momencie zostaje przerwany przepływ prądu dławika I_L i zgromadzona energia w polu magnetycznym indukuje SEM, która dodaje się do napięcia zasilającego U_i . W związku z tym napięcie U_o na kondensatorze C_o i rezystorze R_o jest sumą napięć zasilającego U_i i SEM dławika (w idealnym modelu zjawiska spadek napięcia na diodzie pomijalny).

W idealizowanym przypadku – rys.1.3a zachodzą następujące relacje (stan krytyczny)

$$U_o = \frac{U_i}{1-\delta}, \quad \delta = \frac{t_{ON}}{T} < 1 \quad (1-10)$$

wniosek – $U_o \geq U_i$, czyli jest to układ podwyższający napięcie.

Szczytowa wartość prądu dławika

$$I_{Lpk} \simeq 2 * I_{omax} \left(\frac{t_{ON}}{t_{OFF}} + 1 \right) = 2 * I_{omax} \frac{U_o}{U_i} \quad (1-11)$$

Indukcyjność L dławika szacuje się następująco

$$L \simeq \frac{U_i}{I_{Lpk}} t_{ON} \quad (1-12)$$

Projektując układ rzeczywisty (rys.1.3b) należy wprowadzić korektę ze względu na zmiany napięcia zasilania.

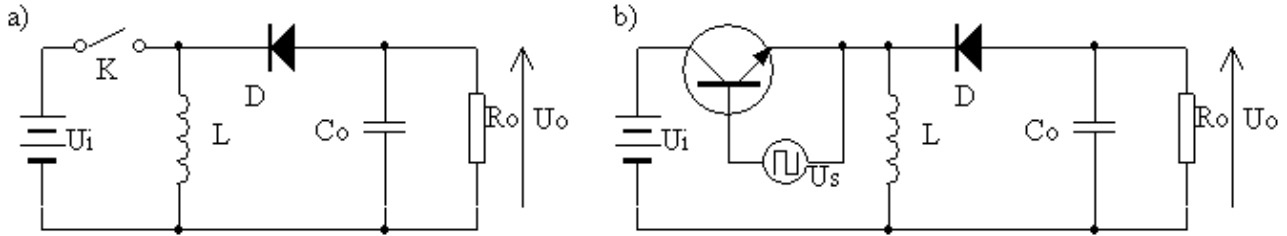
Teraz

$$L_{min} \simeq \frac{U_{imin} - U_{CEsat}}{I_{Lpk}} t_{ONmax} \quad , \quad (1-13)$$

gdzie
$$t_{ONmax} = \left(1 - \frac{U_{imin}}{U_o}\right) T \quad (1-14)$$

1.3 Układ zmieniający polaryzację napięcia

Odpowiednie schematy przedstawiono na rys.1.4



Rys.1.4. Układ zmieniający polaryzację napięcia : a) schemat idealizowany b) układ rzeczywisty.

Zasada działania

Jeżeli klucz K – rys.1.4a jest zwarty, to prąd dławika I_L narasta liniowo i pod koniec interwału czasowego t_{ON} osiąga wartość szczytową I_{Lpk} (dioda D jest w stanie zaporowym). Gdy przepływ prądu zostaje przerwany na końcach dławika indukuje się SEM o przeciwnej polaryzacji, dioda D przechodzi w stan przewodzenia i następuje przepływ prądu przez obciążenie R_o .

Przy założeniu, że dławik pracuje w stanie krytycznym i elementy układu są idealizowane – rys.1.4a uzyskano następujące zależności

$$|U_o| = \frac{\delta}{1-\delta} U_i, \quad \delta = \frac{t_{ON}}{T} < 1 \quad (1-15)$$

lub

$$\frac{|U_o|}{U_i} = \frac{t_{ON}}{t_{OFF}}, \quad (1-16)$$

$$I_{Lpk} \simeq 2 * I_{omax} \left(\frac{t_{ON}}{t_{OFF}} + 1 \right), \quad (1-17)$$

$$L \simeq \frac{U_i}{I_{Lpk}} \quad (1-18)$$

Uwzględniając zakres zmian napięcia wejściowego U_i skorygowano zależności projektowe. Teraz

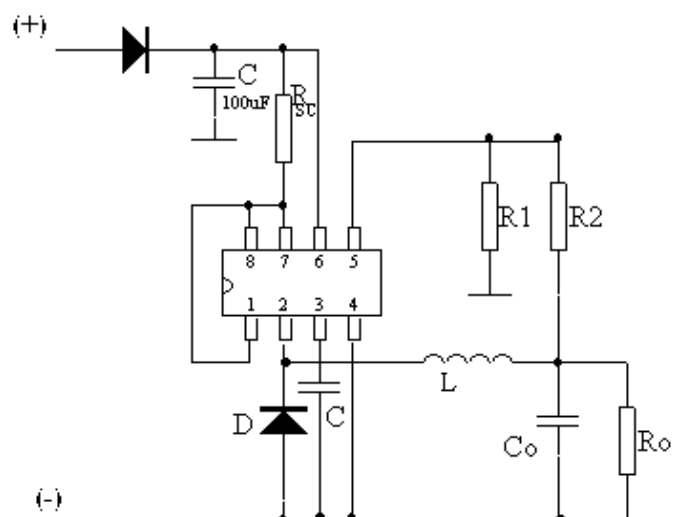
$$L_{min} \simeq \left(\frac{U_{imin} - U_{CEsat}}{I_{Lpk}} \right) t_{ONmax}, \quad (1-19)$$

gdzie

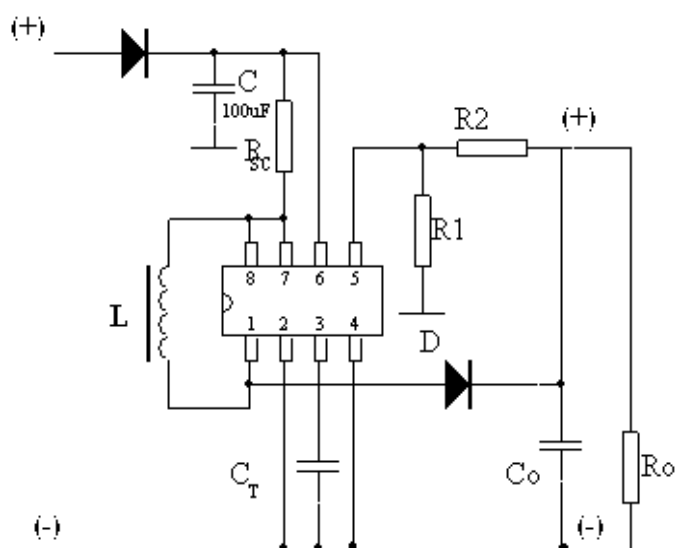
$$t_{ONmax} = \frac{|U_o| T}{U_{imin} + |U_o|} \quad (1-20)$$

2. Opis układów aplikacyjnych

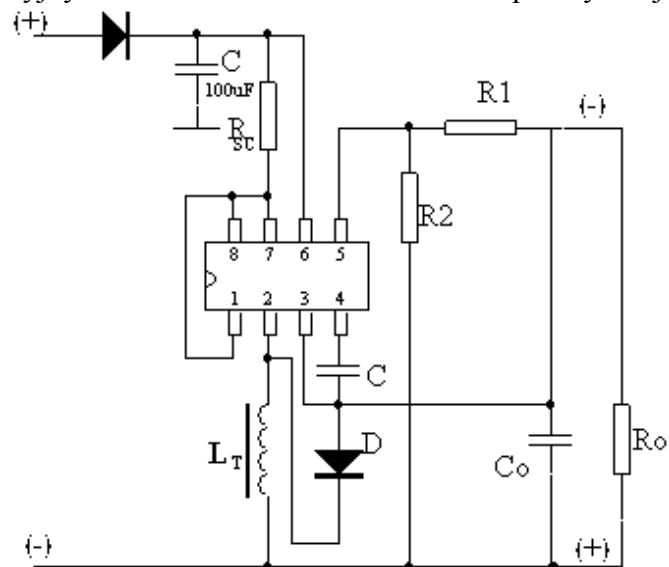
Poniżej podano schematy ideowe trzech układów przetwornic narysowanych na podstawie not aplikacyjnych układu scalonego (kontrolera) MC34063 f-my Motorola.



Rys.2.1 Schemat aplikacyjny kontrolera MC34063 w układzie obniżającym napięcie.

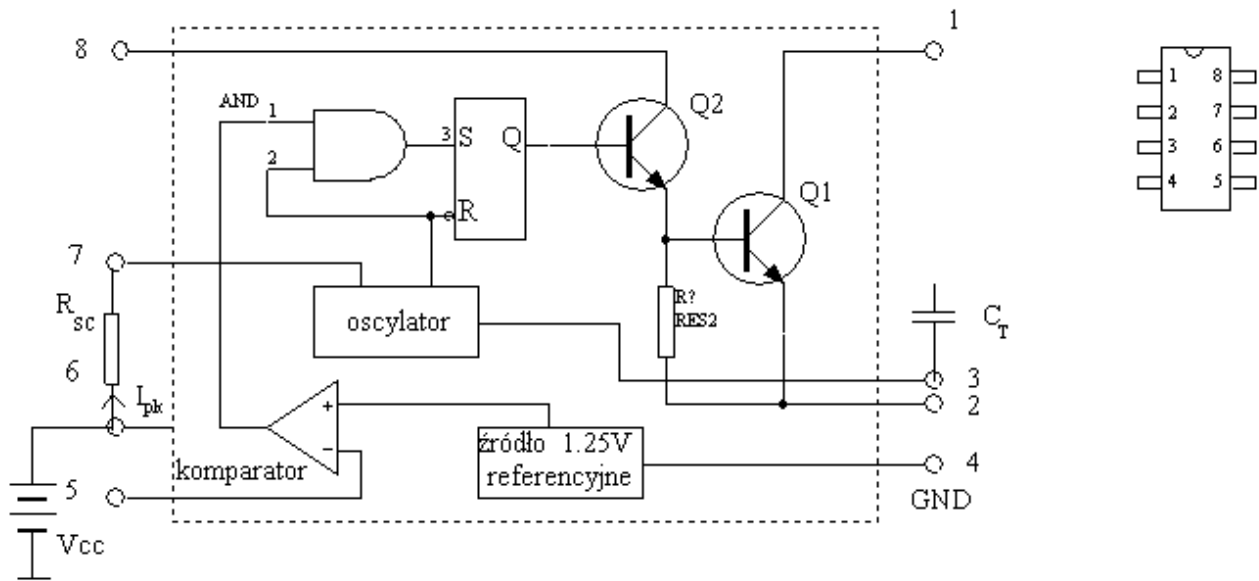


Rys.2.2 Schemat aplikacyjny kontrolera MC34063 w układzie podwyższającym napięcie.



Rys.2.3 Schemat aplikacyjny kontrolera MC34063 w układzie odwracającym polaryzację napięcia.

Schemat blokowy kontrolera MC34063



Rys.2.4. Schemat blokowy kontrolera MC34063

Kontroler MC34063 składa się ze źródła napięcia referencyjnego 1.25V, komparatora, oscylatora o regulowanym współczynniku wypełnienia δ , układu zabezpieczającego przed przekroczeniem dopuszczalnej wartości szczytowej prądu klucza (próbkowanie prądu I_{pk} za pośrednictwem rezystora R_{sc}) oraz elektronicznego klucza (przełącznika) złożonego z tranzystorów Q_1 i Q_2 w układzie Darlingtona.

Okres impulsowania T ustala się za pomocą zewnętrznego kondensatora C_T o odpowiedniej wartości.

Producent kontrolera MC34063 dostosował układ do konstrukcji trzech podstawowych typów przetwornic dławikowych – rys.2.1, 2.2 i 2.3.

3. Obliczenia projektowe

Na podstawie danych wejściowych:

- wartość napięcia stabilizowanego U_o i moc P_o na obciążeniu,
- zakres zmian napięć wejściowych $U_{i\min} \leq U_i \leq U_{i\max}$,
- dopuszczalne napięcie tętnień U_t ,

trzeba dobrać odpowiednią wartość indukcyjności L dławika dla założonej częstotliwości impulsowania $f = \frac{1}{T}$.

Odpowiednie zależności projektowe dla każdego typu przetwornicy zostaną podane w dalszym ciągu, natomiast poniżej podano wzory wspólne dla wszystkich.

Wartość rezystora próbkującego prąd źródła zasilającego (zabezpieczenie) oblicza się następująco:

$$R_{sc} = \frac{0.3}{I_{pk}} \quad (3-1)$$

Jest to wzór empiryczny producenta, gdzie I_{pk} to wartość szczytowa prądu klucza – tu $I_{pk} \approx I_{Lpk}$.

Rezystory R_1 i R_2 próbkujące napięcie U_o na obciążeniu związane są z jego wartością zależnością

$$|U_o| = 1.25V \left(1 + \frac{R_2}{R_1}\right) , \quad (3-2)$$

gdzie 1.25V – napięcie źródła referencyjnego.

Jeżeli przyjąć, dla uproszczenia, wartość $R_1 = 1k\Omega$ to odpowiednią dla zadanego napięcia U_o wartość rezystora R_2 oblicza się następująco :

$$R_2 [k\Omega] = \frac{|U_o| - 1.25V}{1.25V} \quad (3-3)$$

Producent podaje empiryczne zależności wiążące pojemność C_T

$$C_T [pF] \simeq 40t_{ON} [\mu s] \quad (3-4)$$

i interwały czasowe t_{ON} i t_{OFF} w formie nomogramu.

3.1 Układ obniżający

- Obliczyć maksymalną wartość prądu szczytowego I_{Lpk} dławika, przyjmując maksymalną wartość prądu obciążenia $I_{o max}$

$$I_{Lpk} \simeq 2I_{o max} \quad (3-5)$$

- dla założonej częstotliwości impulsowania obliczyć czas gromadzenia energii

$$t_{ON max} = \frac{U_o}{U_{i min}} T \quad (3-6)$$

- obliczyć minimalną wartość indukcyjności L dławika

$$L_{min} \simeq \left(\frac{U_{i min} - U_{CEsat} - U_o}{I_{Lpk}} \right) \frac{U_o}{U_{i min}} T \quad (3-7)$$

- oszacować wartość pojemności C_o kondensatora filtrującego

$$C_o \geq \frac{I_{Lpk} T}{8U_{tpp}} \quad (3-8)$$

3.2 Układ podwyższający

Obliczyć wartość szczytową prądu dławika

$$I_{Lpk} \simeq 2I_{o max} \frac{U_o}{U_i} \quad (3-9)$$

i minimalną wartość indukcyjności L dławika

$$L_{min} \simeq \frac{U_{i min} - U_{CEsat}}{I_{Lpk}} * \left(1 - \frac{U_{i min}}{U_o}\right) T \quad (3-10)$$

oraz wartość pojemności

$$C_o \geq \frac{9I_o t_{ON}}{U_{tpp}} . \quad (3-11)$$

3.1 Układ zmieniający polaryzację

Obliczyć odpowiednio wartości

$$I_{Lpk} \simeq 2I_{o max} \left(1 + \frac{|U_o|}{U_i}\right) \quad (3-12)$$

$$L_{min} \simeq \left(\frac{U_{i min} - U_{CEsat}}{I_{Lpk}} \right) \frac{|U_o| T}{U_{i min} + |U_o|} \quad (3-13)$$

$$C_o \geq \frac{9I_o t_{ON}}{U_{tpp}} \quad (3-14)$$

4. Przygotowanie do ćwiczenia

Przeprowadzić symulacje komputerowe uproszczonych układów przetwornic – rys.1.2b, 1.3b i 1.4b stosując przykładowo tranzystor Q2N5339 (pwrbjt.lib/slb) lub podobny impulsowy odpowiedniej mocy i diodę Schottky'ego D1N5818 (diode.lib/slb). Na początku symulacji proponuje się połączyć w szereg ze źródłem impulsów VPULSE ($TR = TF = 50\text{ns}$, $V1 = -2\text{V}$, $V2 = 1.5\text{V}$, $PW = t_{\text{ON}}$, $PER = T$) dodatkowy rezystor 100Ω .

Zaobserwować przebiegi czasowe napięć i prądów i porównać wyniki symulacji z wartościami obliczonymi. Zastanowić się jak obliczyć sprawność układu wykorzystując możliwości programu.

W trakcie symulacji dobrać wartości interwałów czasowych t_{ONmax} i t_{ONmin} dla napięć zasilających $U_{i\text{ min}}$ i $U_{i\text{ max}}$ takie, aby średnia wartość nominalnego napięcia wyjściowego U_o była w przybliżeniu stała. Zaobserwować jak zmieniły się przebiegi czasowe napięć i prądów – w szczególności zwrócić uwagę na kształt prądu dławika $I_L(t)$.

Przemyśleć sposób montażu układu i pomiarów (schematy płytek montażowych - w dodatku).

5. Założenia projektowe

Obliczyć wartości elementów L , R_1 , R_2 , R_{SC} , C_o układów przetwornic dławikowych przyjmując wariant wskazany przez prowadzącego (tablica ogłoszeń).

Na podstawie otrzymanych wyników dobrać wartości typowe dostępne w laboratorium. Do dyspozycji są dławiki $100\mu\text{H}$, $150\mu\text{H}$, $220\mu\text{H}$, $330\mu\text{H}$ oznaczone kolorami. Zaleca się wybór większej wartości niż obliczona w celu ograniczenia prądu szczytowego $I_{\text{pk max}}$.

Wartość kondensatora taktującego C_T dobrać z przedziału: $510\text{pF} \leq C_T \leq 1600\text{pF}$.

Doświadczalnie ustalono wartość okresu impulsów oscylatora w zależności od kondensatora C_T :

$$C_T = 560\text{pF} \quad T \approx 20\mu\text{s}$$

$$C_T = 1600\text{pF} \quad T \approx 40\mu\text{s}.$$

Zaleca się wybór rezystora $R_1 = 1.2\text{ k}\Omega$ ponieważ dobrze się komponuje z wartościami R_2 z szeregu 5%.

W przypadku zadanego napięcia wyjściowego $U_o = 12\text{V}$ korzystnie jest ustawić dzielnik tak, aby uzyskać napięcie nieznacznie niższe – wówczas na odpowiednim zakresie woltomierza cyfrowego uzyska się trzy miejsca dziesiętne po przecinku.

6. Przebieg pomiarów

Przed wlutowaniem elementów zmierzyć rezystancję rezystorów i sprawdzić diodę. Podczas montażu zwrócić uwagę na prawidłowe wlutowanie diody i kondensatorów elektrolitycznych (pomylenie biegunowości grozi eksplozją kondensatora).

Jeżeli używany zasilacz dysponuje dużym prądem to należy ustawić ograniczenie prądowe na poziomie **1A**.

Pomiary zaczynać od nominalnego dla badanego układu napięcia wejściowego U_i obserwując wartość pobieranego prądu.

Uwaga – na płytce montażowej układu zastosowano diodę D2 zabezpieczającą przed niewłaściwym podłączeniem zasilania i dodatkowy kondensator C3 , dlatego jako napięcie wejściowe U_i należy przyjąć napięcie mierzone na tym kondensatorze.

Pomiary wykonywać za pomocą oscyloskopu i sondy z dzielnikiem x10. Sprawdzić czy oscyloskop jest wykalibrowany.

Połączyć odpowiednie obciążenie złożone z kombinacji rezystorów $51\Omega/5\text{W}$ i $100\Omega/5\text{W}$.

Ustawić nominalną wartość napięcia U_i i określić okres T impulsowania generatora przebiegów trójkątnych.

Zanotować wartości prądu I_i pobieranego z zasilacza w przedziale zmienności napięcia

wejściowego U_i , tzn. dla $U_{i \min}$, $U_{i \text{ nom}}$, $U_{i \max}$ oraz dla $U_{i \text{ nom}}$ przy zmianie wartości obciążenia R_o w celu obliczenia pobieranej mocy:

$$P_i = I_i U_i \quad (6-1)$$

i sprawności przetwornicy

$$\eta = \frac{P_o}{P_i} \quad (6-2)$$

gdzie $P_o = (U_o)^2/R_o$ – moc tracona w obciążeniu.

Określić parametry zasilaczy impulsowych:

- niestalość napięcia wyjściowego U_o w zakresie zmienności napięcia wejściowego U_i

$$\Delta U_o = \frac{U_{o \max} - U_{o \min}}{U_{o \text{ nom}}} * 100 \% \quad (6-3)$$

gdzie: U_o – wartości napięć zmierzone odpowiednio przy $U_{i \min}$, $U_{i \max}$, $R_o = \text{const.}$

- rezystancja wyjściowa stabilizatora

$$r_{wy} = \frac{\Delta U_o}{\Delta I_o} \quad (6-4)$$

gdzie: ΔU_o , ΔI_o – przyrosty napięcia i prądu po zmniejszeniu wartości rezystora R_o o około 25% wartości nominalnej.

Wyniki zamieścić w tabeli.

$R_o = \dots \Omega$, $C_T = \dots \text{pF}$, $L = \dots \mu\text{H}$, $C_o = \dots \mu\text{F}$					
	$I_i [\text{A}]$	$P_i [\text{W}]$	$U_o [\text{V}]$	$P_o [\text{W}]$	$\eta [\%]$
$U_{i \text{ nom}} \dots \text{V}$					
$U_{i \min} \dots \text{V}$					
$U_{i \max} \dots \text{V}$					

6.1 Pomiar częstotliwości impulsowania oscylatora

Ustawić napięcie wejściowe U_i i rezystancję obciążenia R_o na wartość nominalną a następnie za pomocą oscyloskopu oszacować wartość okresu impulsów oscylatora:

- układy: obniżający i podwyższający – obserwować napięcie na kondensatorze taktującym C_T (pin 3 US),
- układ odwracający – napięcie na dławiku (pin 2 US).
-

6.2 Pomiar stałości napięcia wyjściowego od zmian napięcia wejściowego

Obciążenie nominalne $R_o = \text{const.}$ Zmienić napięcie wejściowe w przedziale $U_{i \min} \leq U_i \leq U_{i \max}$ i zmierzyć przyrost napięcia ΔU_o na obciążeniu.

6.3 Pomiar rezystancji wyjściowej

Ustawić napięcie wejściowe U_i i rezystancję obciążenia R_o na wartość nominalną. Zmniejszyć rezystancję R_o o 25% wartości nominalnej za pomocą dołączonego równoległe rezystora odpowiedniej wartości i odczytać zmianę ΔU_o napięcia wyjściowego.

7. Zagadnienia

1. Zasada pracy przetwornicy obniżającej napięcie – przebiegi czasowe napięć i prądów.
2. Zasada pracy przetwornicy podwyższającej napięcie – przebiegi czasowe napięć i prądów.

3. Zasada pracy przetwornicy odwracającej napięcie – przebiegi czasowe napięć i prądów.
4. Kryteria doboru elementów układowych: dławika, tranzystora, diody i kondensatora wyjściowego C_o .
5. Dlaczego w układzie konieczny jest rezystor R_{SC} do próbkowania prądu zasilacza?

8. Literatura

- [1] Prałat A. (red), Laboratorium układów elektronicznych, Oficyna Wyd. Politechniki Wrocławskiej, część II - 2001
- [2] Baranowski J., Czajkowski G., Układy elektroniczne cz. II, Układy analogowe nieliniowe i impulsowe, WNT, Warszawa, 1993
- [3] Borkowski A., Zasilanie urządzeń elektronicznych, WKiŁ, Warszawa, 1990
- [4] Ödön Ferenczi., Zasilanie układów elektronicznych, Zasilacze impulsowe, WNT, Warszawa, 1989

9. Dodatek

- 9.1 Widok płytki montażowej układu obniżającego { „DOWN”) od strony elementów
- 9.2 Widok płytki montażowej układu podwyższającego („UP ”) od strony elementów
- 9.3 Widok płytki montażowej układu odwracającego napięcie („INVERT ”) od strony elementów